

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

RECEIVED  
JUN 12 2001  
Technology Center 2100

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder

申請 日：西元 2000 年 12 月 05 日  
Application Date

申請 案 號：089125860  
Application No.

申請 人：智原科技股份有限公司  
Applicant(s)

局 長  
Director General

CERTIFIED COPY OF  
PRIORITY DOCUMENT

陳 明 邦

發文日期：西元 2001 年 2  
Issue Date

發文字號：  
Serial No. 09011001540

申請日期	
案 號	
類 別	

A4  
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	資料存取控制之裝置、方法及其所使用之指令格式
	英 文	
二、發明 創作人	姓 名	1 桂念慈 2 汲世安 3 王裕閔
	國 籍	中華民國
三、申請人	住、居所	1 台北縣新莊市中原里中信街 87 號 2 樓 2 新竹市光復路一段 531 巷 72-11 號 4 樓 3 台中市榮華街 86 號
	姓 名 (名稱)	智原科技股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區展業一路 9 號 7 樓之 3
	代 表 人 名 姓	蔡明介

裝

訂

線

四、中文發明摘要（發明之名稱：資料存取控制之裝置、方法及其所使用之指令格式）

本發明係提供一種適用於資料存取控制之裝置、方法及其所使用之指令格式。此係運用具有協同處理器指標欄位之協同處理器記憶體存取指令，可藉以決定多少的資料字元在協同處理器與記憶體中傳送。而所謂的協同處理器之指標欄位則包括兩個欄位，其為協同處理器號碼欄位與協同處理器暫存器欄位，其主要的功能係可清楚地知道係使用哪一個協同處理器與哪一些暫存器要使用。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

## 五、發明說明( / )

本發明是有關一種適用於協同處理器(Coprocessor)資料存取控制之裝置、方法及其所使用之指令格式，且特別是有關一種運用具有協同處理器指標欄位(Indicating Field)之協同處理器記憶體存取指令(Coprocessor Memory Access Instruction)之資料存取控制方法及其所使用之指令格式，可藉以決定多少的資料字元(Data Words)在協同處理器與記憶體中傳送。。

處理器(Processor)是目前在任何的電子裝置中，皆是不可或缺且廣泛使用的元件。例如，在個人電腦中有中央微處理器(Central Processing Unit)與許多針對不同功能之處理器。而隨著電子裝置的功能日新月異，功能越來越強，其相對地要求處理器所扮演的角色則愈來愈重要，而處理器所需要的功能則也越來越強。

由於處理器之效能要求越來越強，因此，除了原有主要的處理器之外，更增加了使用協同處理器(Coprocessor)以提昇主要處理器之資料運算效能。

針對主要處理器所控制的資料存取指令中，當然包括對於協同處理器與記憶體之間的資料傳送之控制。而針對協同微處理器之資料存取控制方法中，例如在美國第5,193,159號專利之“Microprocessor System”中，所揭露的內容係運用一16位元的暫存器來控制資料傳送時脈的數量，而這樣的方法，浪費很多晶片的面積。另外，在美國第6,002,881號專利之“Coprocessor Data Access Control”中，所揭露的內容係運用在協同處理器指令(Coprocessor

(請先閱讀背面之注意事項再填寫本頁)

裝 · · · · · 訂 · · · · · 線

## 五、發明說明(乙)

Instruction)中之定址模式資訊(Addressing Mode Information)的一部份，以控制資料傳送的數量。因此，會浪費許多的指令位元，以利保留所要傳送長度之資訊。

有鑑於此，本發明提供一種適用於協同處理器(Coprocessor)資料存取控制方法，其僅係運用具有協同處理器暫存器(Coprocessor Register)指標欄位(Indicating Field)之協同處理器記憶體存取指令(Coprocessor Memory Access Instruction)，即可藉以決定多少的資料字元(Data Words)在協同處理器與記憶體中傳送。

本發明更提供一種適用於協同處理器(Coprocessor)資料存取控制方法，不需要額外的暫存器或是佔用定址模式資訊(Addressing Mode Information)的一部份，來控制資料傳送的數量。

本發明更提供一種適用於協同處理器(Coprocessor)資料存取控制方法，其所需要的晶片總面積可減少，並可使原本用來當成移轉長度資訊的協同處理器記憶體存取指令的許多指令位元，可以有更多其他的用途。

為達上述之目的，本發明提供一種協同處理器資料存取控制之裝置，包括一中央處理器，係用以執行複數個中央處理器指令，其中該些指令中包括了一協同處理器記憶體存取指令；一記憶體，用以儲存複數筆字元資料；一協同處理器，連接到該中央處理器與該記憶體，其中該協同處理器會藉由該中央處理器所執行之該協同處理器記憶體存取指令之一定址模式控制下，存取並處理儲存在該記憶

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(3)

體內的該些字元資料，其中該協同處理器記憶體存取指令提供一指標欄位，並根據該指標欄位之值，由其所對應之該特定協同處理器，從該記憶體抓取 N 筆字元資料，其中 N 大於或等於 1，其中字元資料之數目係根據該指標欄位之值決定。

上述之指標欄位包括一協同處理器號碼欄位、或一協同處理器暫存器欄位或此兩種欄位。其中協同處理器號碼欄位係協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的協同處理器來處理資料協同處理器暫存器欄位，係協同處理器暫存器欄位係協同處理器記憶體存取指令的一部份，用以表示對應之至少一暫存器來處理資料。

為達上述之目的，本發明提供一種適用於協同處理器資料存取控制方法之指令格式，該指令格式包括一指標欄位，其中根據該指標欄位之值，係對應特定之一協同處理器以處理從一記憶體所抓取之字元資料，或對應至少一暫存器，用以儲存從一記憶體所抓取之字元資料。

上述之指標欄位包括一協同處理器號碼欄位、或一協同處理器暫存器欄位或此兩種欄位。其中協同處理器號碼欄位係協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的協同處理器來處理資料協同處理器暫存器欄位，係協同處理器暫存器欄位係協同處理器記憶體存取指令的一部份，用以表示對應之至少一暫存器來處理資料。

## 五、發明說明(4)

爲達上述之目的，本發明提供一種協同處理器資料存取控制之方法，包括提供具有一指標欄位一指令；以及根據指標欄位之值，由其所對應之一協同處理器，從一記憶體抓取 N 筆字元資料，其中 N 大於或等於 1，其中字元資料之數目係根據該指標欄位之值決定。

上述之指標欄位包括一協同處理器號碼欄位、或一協同處理器暫存器欄位或此兩種欄位。其中協同處理器號碼欄位係協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的協同處理器來處理資料協同處理器暫存器欄位，係協同處理器暫存器欄位係協同處理器記憶體存取指令的一部份，用以表示對應之至少一暫存器來處理資料。

爲讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖係繪示本發明較佳實施例之協同處理器資料存取控制之方法所適用之微處理器與協同處理器之架構。

第 2 圖係繪示本發明較佳實施例之指令格式。

圖式之標號說明：

中央處理器(Central Processing Unit, CPU) 100

協同處理器 110

記憶體 120

協同處理器號碼欄位 210

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(5)

### 協同處理器暫存器欄位 220

#### 較佳實施例說明

本發明提供一種適用於協同處理器(Coprocessor)資料存取控制方法，其係運用具有協同處理器，為方便說明，底下簡稱為 CP)指標欄位(Indicating Field)之協同處理器記憶體存取指令(Coprocessor Memory Access Instruction)，可藉以決定多少的資料字元在協同處理器與記憶體中傳送。而所謂的協同處理器之指標欄位則包括兩個欄位，其為協同處理器號碼欄位(CP Number Field)與協同處理器暫存器欄位(CP Register Field)，其主要的功能係可清楚地知道係使用哪一個協同處理器(協同處理器號碼欄位)或哪一些暫存器要使用(協同處理器暫存器欄位)。

根據本發明之較佳實施例，在正常操作模式下，每一個協同處理器皆有其固定的功能，也就是說，每一個協同處理器會根據協同處理器號碼欄位或協同處理器暫存器欄位之值，到或是從記憶體存取固定長度的資料字元。因此，不需要額外的暫存器或是佔用指令中定址模式資訊(Addressing Mode Information)的一部份，來控制資料傳送的數量。且其所需要的晶片總面積可減少，並可使原本用來當成移轉長度資訊的協同處理器記憶體存取指令的許多指令位元，可以有更多其他的用途。

請參照第 1 圖，係說明本發明較佳實施例之協同處理器資料存取控制之方法所適用之微處理器與協同處理器之

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線



## 五、發明說明(6)

架構。此架構包括中央處理器(Central Processing Unit, CPU)100、一協同處理器 110 與記憶體 120，其中記憶體 120 包括快取記憶體與額外的記憶體。此中央處理器 100 係用以執行有關於中央處理器的指令之資料處理，而這些指令中包括了協同處理器記憶體存取指令(Coprocessor Memory Access Instructions)。協同處理器 110 係連接到中央處理器 100 與記憶體 120。協同處理器 110 會藉由中央處理器 100 所執行的協同處理器記憶體存取指令之許多定址模式(Addressing Modes)其中之一的控制下，存取並處理儲存在記憶體 120 內的資料。

首先，必須說明的係本案圖示雖僅繪示一協同處理器 110，然此係爲了方便說明，實際上，一般的資料處理裝置中，皆可包含複數個協同處理器，以協助中央處理器處理資料，在此不再冗述。

如第 1 圖所示，當中央處理器 100 從記憶體 120 抓取(Fetch)指令時，此記憶體 120 會根據在位址匯流排(Address Bus)AB 中的位址將指令取出並至於資料匯流排(Data Bus)DB 中。而中央處理器 100 與協同處理器 110 會同時檢查此指令。而如果此指令爲協同處理器記憶體存取指令，則協同處理器 110 則可根據此指令中的格式決定有多少的資料字元在協同處理器 110 與記憶體 120 中傳送。

而此協同處理器記憶體存取指令之格式如第 2 圖所示，係包括一協同處理器(CP)號碼欄位 220、或一協同處理器(CP)暫存器欄位 210、或是兩者皆備。而根據協同處

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(7)

理器號碼欄位 220，則可告知係固定使用哪一個協同處理器存取資料，為方便說明，在此僅假設所選擇係此協同處理器 110，然並非限定僅有一個協同處理器，根據協同處理器號碼欄位 220 所佔之位元數量，可指定複數個對應的協同處理器。而協同處理器暫存器欄位 210，則可告知使用哪些特定的暫存器，也係根據其所擁有的位元數，可指定複數個對應的暫存器。

這樣之設計是源於如上所述，在一般的正常操作模式下，每一個協同處理器皆有其固定的功能，也就是說，每一個協同處理器到或是從記憶體存取固定長度的資料字元，而存取到特定的暫存器。例如，根據協同處理器號碼欄位 220 則可知道使用哪個協同處理器，而根據協同處理器號碼欄位 220 或是對於協同處理器暫存器欄位 210，則可知道有多少的暫存器需要使用以及有多少筆資料字元要傳送。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

## 六、申請專利範圍

1.一種協同處理器資料存取控制之裝置，包括：

一中央處理器，係用以執行複數個中央處理器指令，其中該些指令中包括了一協同處理器記憶體存取指令；

一記憶體，用以儲存複數筆字元資料；

一協同處理器，連接到該中央處理器與該記憶體，其中該協同處理器會藉由該中央處理器所執行之該協同處理器記憶體存取指令之一定址模式控制下，存取並處理儲存在該記憶體內的該些字元資料，其中

該協同處理器記憶體存取指令提供一指標欄位，並根據該指標欄位之值，由其所對應之該特定協同處理器，從該記憶體抓取 N 筆字元資料，其中 N 大於或等於 1，其中字元資料之數目係根據該指標欄位之值決定。

2.如申請專利範圍第 1 項所述之裝置，其中該指標欄位係一協同處理器號碼欄位，其係該協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的該協同處理器來處理資料。

3.如申請專利範圍第 1 項所述之裝置，其中該指標欄位係一協同處理器暫存器欄位，其係該協同處理器記憶體存取指令的一部份，用以表示至少一對應之暫存器來處理資料。

4.如申請專利範圍第 1 項所述之裝置，其中該指標欄位包括一協同處理器號碼欄位與一協同處理器暫存器欄位，其中

該協同處理器號碼欄位係該協同處理器記憶體存取指

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

令的一部份，用以表示使用哪一個特定的該協同處理器來處理資料協同處理器暫存器欄位，

係協同處理器暫存器欄位係該協同處理器記憶體存取指令的一部份，用以表示對應之至少一暫存器來處理資料。

5.一種適用於協同處理器資料存取控制方法之指令格式，該指令格式包括一指標欄位，其中根據該指標欄位之值，係對應特定之一協同處理器以處理從一記憶體所抓取之字元資料，或對應至少一暫存器，用以儲存從一記憶體所抓取之字元資料。

6.如申請專利範圍第 5 項所述之指令格式，其中該指標欄位係包括一協同處理器號碼欄位。

7.如申請專利範圍第 5 項所述之指令格式，其中該指標欄位係包括一協同處理器暫存器欄位。

8.如申請專利範圍第 5 項所述之指令格式，其中該指標欄位係包括一協同處理器號碼欄位與一協同處理器暫存器欄位，其中

該協同處理器號碼欄位係該指令的一部份，用以表示使用哪一個特定的該協同處理器來處理資料協同處理器暫存器欄位，

係協同處理器暫存器欄位係該指令的一部份，用以表示對應之至少一暫存器來處理資料。

9.一種協同處理器資料存取控制之方法，包括：  
提供具有一指標欄位一指令；以及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

根據該指標欄位之值，由其所對應之一協同處理器，從一記憶體抓取 N 筆字元資料，其中 N 大於或等於 1，其中字元資料之數目係根據該指標欄位之值決定。

10.如申請專利範圍第 9 項所述之方法，其中該指標欄位係一協同處理器號碼欄位，其係該協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的該協同處理器來處理資料。

11.如申請專利範圍第 9 項所述之方法，其中該指標欄位係一協同處理器暫存器欄位，其係該協同處理器記憶體存取指令的一部份，用以表示至少一對應之暫存器來處理資料。

12.如申請專利範圍第 9 項所述之方法，其中該指標欄位包括一協同處理器號碼欄位與一協同處理器暫存器欄位，其中

該協同處理器號碼欄位係該協同處理器記憶體存取指令的一部份，用以表示使用哪一個特定的該協同處理器來處理資料協同處理器暫存器欄位，

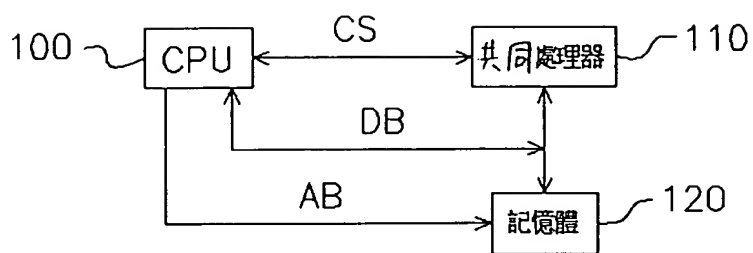
係協同處理器暫存器欄位係該協同處理器記憶體存取指令的一部份，用以表示對應之至少一暫存器來處理資料。

(請先閱讀背面之注意事項再填寫本頁)

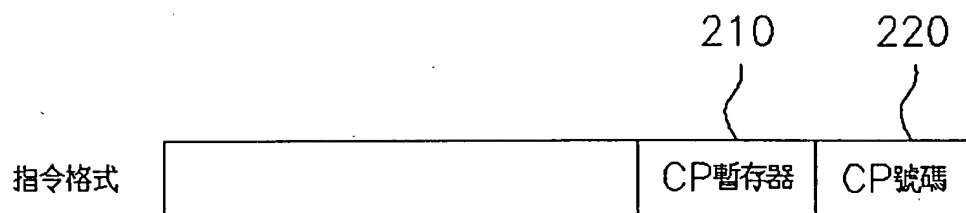
裝

訂

線



第 1 圖



第 2 圖